

# Stand der Technik für HDI-Leiterplatten und -Baugruppen

## „ Stand der Technik für HDI- Leiterplatten und -Baugruppen “

Dipl.-Ing.  
Rüdiger Vogt  
Alcatel SEL AG Stuttgart  
Industrial Engineering &  
Qualification Center  
Abt.: ZS/OEP  
Tel.: 0711 821 44668  
Fax: 0711 821 45604  
eMail: R.Vogt@alcatel.de

# Stand der Technik für HDI-Leiterplatten und -Baugruppen

## Einleitung

### ➔ **Begriffe und Merkmale zu „HDI“**

Diese wurden in den zwei vorangegangenen Vorträgen erläutert.

### ➔ **Stand der Technik**

#### ■ **Allgemeine Einschätzung zum Stand der Technik**

- *Unterschiedliche Handhabung* in der HDI-Leiterplatten-Designgestaltung:

Variante A:

Signalentflechtung auf den Leiterplatteninnenlagen  
***ausschließlich mit  $\mu$ Via-Bohrlagen***

Variante B:

***ein Mix zwischen einer oder zwei  $\mu$ Via-Bohrlagen  
und herkömmlichen Multilayerlagen***

# Stand der Technik für HDI-Leiterplatten und -Baugruppen

- **Entscheidungsgründe** für die eine oder andere Aufbau-Variante können u.a. sein:

**verfügbares Leiterplattenformat** und  
**Anzahl der arrayförmigen Bauteile und deren Anschlusszahlen** pro Bauteil

- **Trend**

Inzwischen werden aber immer mehr HDI-Leiterplatten mit *bis zu drei  $\mu$ Via-Bohrungen* je Leiterplattenseite angewendet (Folie), was auch im HDI-Leiterplatten-benchmarking 2001 ersichtlich wurde. Der Trend geht sicher *bis zu vier  $\mu$ Via-Bohrungen*

- Zwei Anwendungsbeispiele dafür aus den Produktbranchen Telekommunikationssysteme und Avionik auf Folien 5 bis 8

# Stand der Technik für HDI-Leiterplatten und -Baugruppen

## Herstellbarkeit von HDI-Leiterplatten

Aufbau 1 X 1	100 %	aller Hersteller von HDI-Leiterplatten
Aufbau 2 X 2	ca. 80 %	aller Hersteller von HDI-Leiterplatten *)
Aufbau 3 X 3	ca. 50 %	aller Hersteller von HDI-Leiterplatten *)

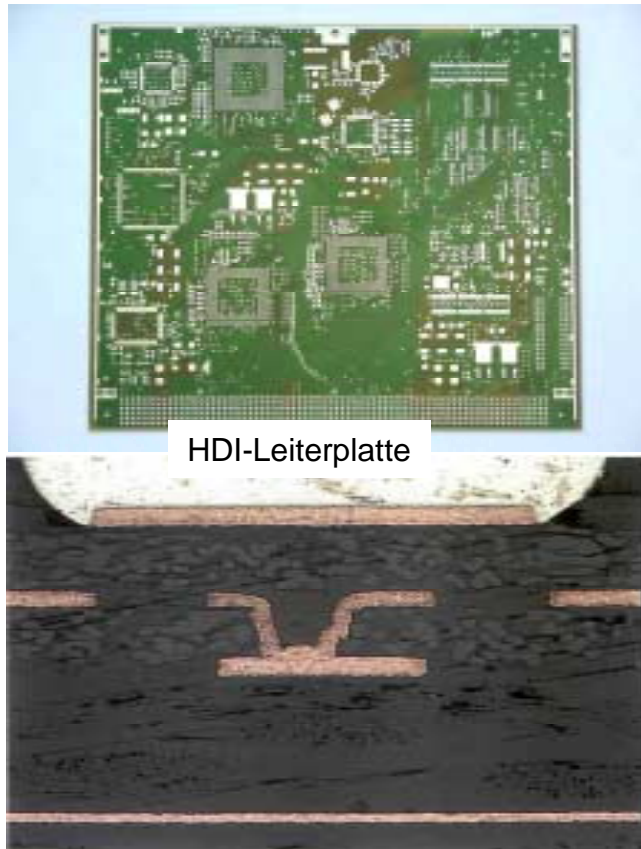
\*) = abhängig von Design Rules je Produktbranche

## Gesamtzahl der Kernlagen ( X ) für

Aufbau 1 X 1	1 bis 26	Durchschnitt: 9
Aufbau 2 X 2	1 bis 26	Durchschnitt: 10
Aufbau 3 X 3	1 bis 10	Durchschnitt: 7

# Stand der Technik für HDI-Leiterplatten und -Baugruppen

Beispiele für den Stand der Technik für HDI-Leiterplatten und –Baugruppen am Beispiel von Telekommunikationssystem-Leiterplatten und –Baugruppen



HDI-Leiterplatte

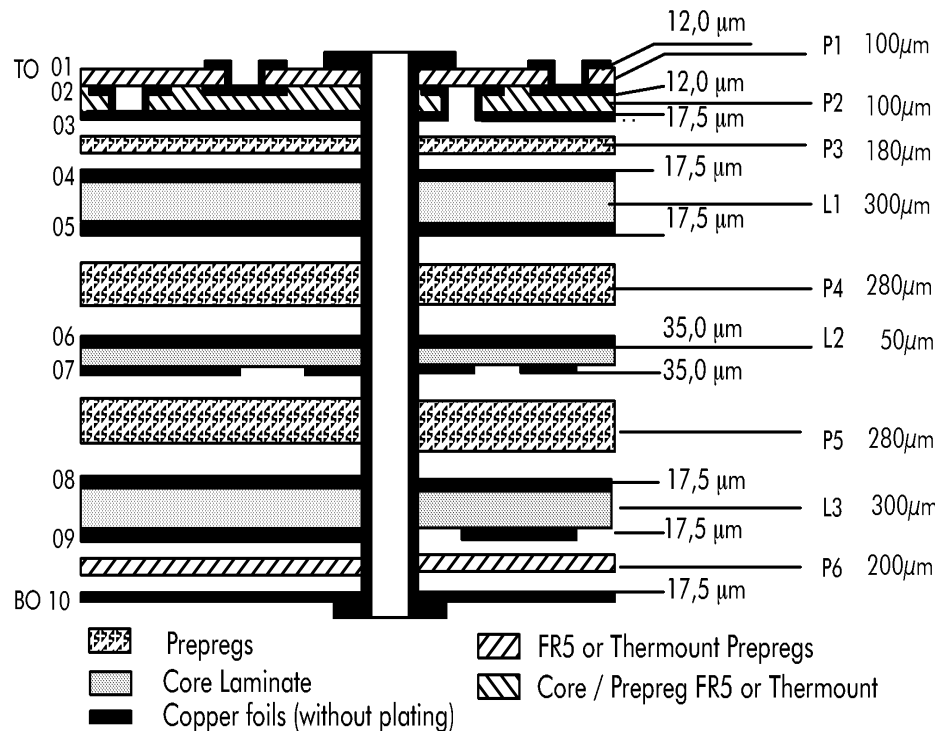
BGA-Lötstelle über einem Mikrovia



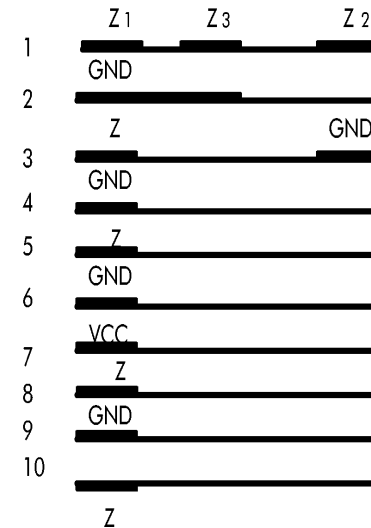
HDI- und opto-elektronische Serienbaugruppe mit 2  $\mu$ Via- Bohrlagen auf der Topseite

# Stand der Technik für HDI-Leiterplatten und -Baugruppen

## HDI- und opto-elektronische Serienbaugruppe mit 2 $\mu$ Via- Bohrlagen auf der Topseite



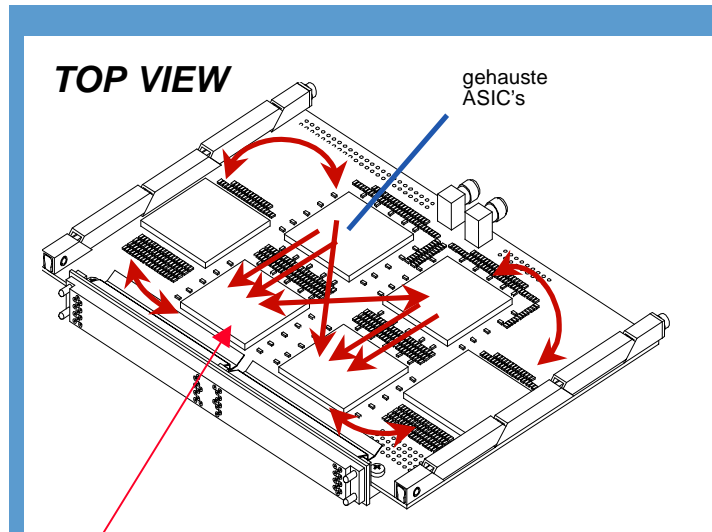
### IMPEDANCE CONTROLLED LAYER CONFIGURATIONS



Lagenaufbau für die auf Folie 5 dargestellte HDI-Leiterplatte

# Stand der Technik für HDI-Leiterplatten und -Baugruppen

Diese Folie zeigt eine HDI-Leiterplatte und Baugruppe aus der Produktbranche Avionik mit 4  $\mu$ Via-Bohrungen auf jeder Leiterplattenseite

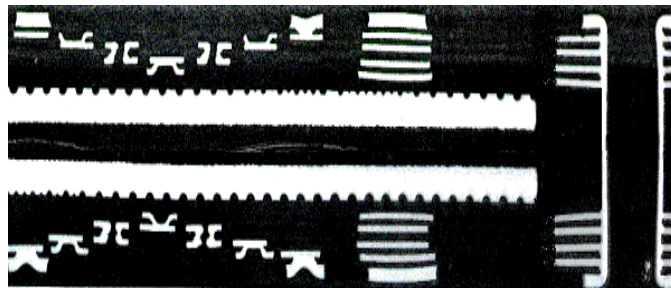


Schema für Verdrahtungsrichtungen zwischen ASICs

## Daten der Baugruppe

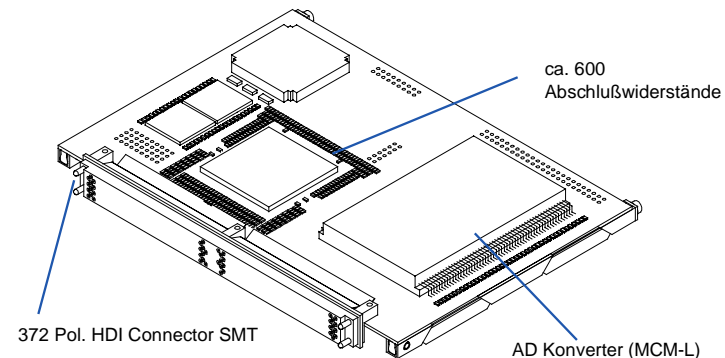
- DE- Format
- Hochpolige BGA's (420, 576, 672 pol.)
- ca. 600 Pullup/Pulldown Widerstände, 600 Serien R
- ca. 11000 Netze
- ca. 95000 Pins (BGA)
- ca. 2146 Connections / sqdm**
- Taktrate 160 MHz
- Abtastrate 1.28 GHz
- Analoge Frequenzbandbreite 500 MHz
- ca. 80% kritische Netze
- 12 Lagen Multilayer davon 4(6) Signallagen

## Kennzeichen für HDI



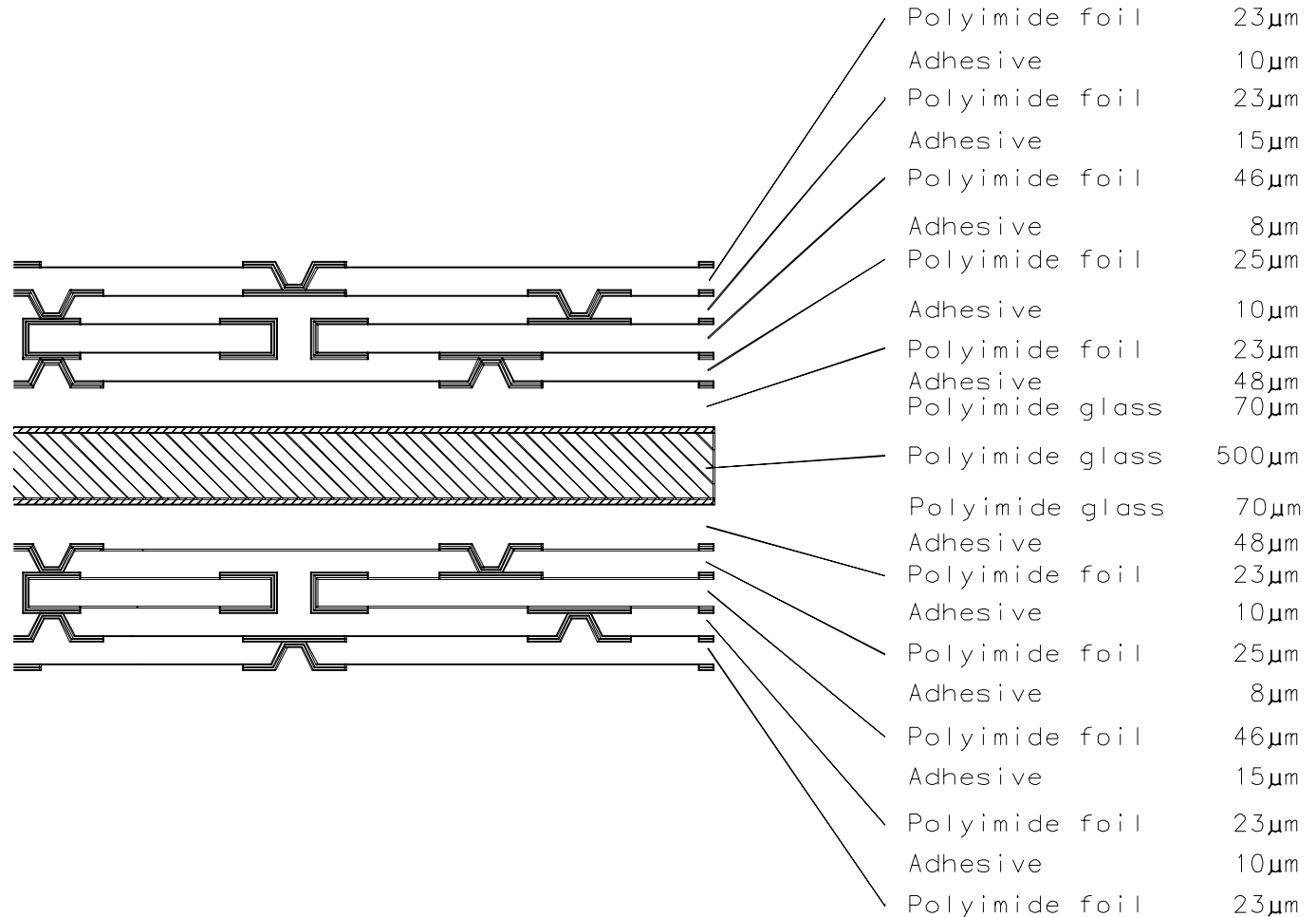
Lagenaufbau: 4 X 4

## BOTTOM VIEW



# Stand der Technik für HDI-Leiterplatten und -Baugruppen

Das nachfolgende Bild zeigt einen Standard-Leiterplattenaufbau aus dem Produktbereich Avionik in kompletter HDI-Technologie. Das heißt, die Signallagen sind alle ausschließlich in  $\mu$ Via-Bohrlagentechnik hergestellt mit 4  $\mu$ Via-Bohrlagen je Leiterplattenseite.



# Stand der Technik für HDI-Leiterplatten und -Baugruppen

## Zusammenfassung

**Stand der Technik** ist, dass HDI-Leiterplatten und -Baugruppen heute **überwiegend mit 1 bis 2  $\mu$ Via-Bohrlagen serienfertigungsmäßig** hergestellt, aber auch mit Lagenaufbauten **bis zu 4  $\mu$ Via-Bohrlagen**, wenn auch mit unterschiedlichen LP-Materialien.

## Danksagung

Auch hier die Danksagung an die Veranstalter dieses Fachkongresses, dem DVS und dem GMM, für die Einladung zu dieser Vortragsreihe über HDI-Anwendungen bei Leiterplatten und elektronischen Baugruppen hier zu halten.

Ein großer Anteil der auf diesem Kongress vorgetragenen Ergebnisse und Darstellungen wurden im Rahmen des am Anfang dieses Beitrages genannten Verbundprojektes *“Sichere Produktionsverfahren für hochintegrierte elektronische Systeme mit hoher Zuverlässigkeit”* (HDI-Baugruppe) mit Förderung durch das BMBF und Betreuung durch die Projektträgerschaft PFT beim Forschungszentrum Karlsruhe erarbeitet.

Der Autor dieses Beitrages dankt damit auch allen Partnern in diesem BMBF-Projekt *“HDI-Baugruppe”* für die Bereitstellung von Unterlagen zu diesem Vortrag.

## Stand der Technik für HDI-Leiterplatten und -Baugruppen

**Diese heutigen Vormittagsvorträge können auch  
in Farbe zur Verfügung gestellt werden.**

**Vielen Dank**

**für Ihre Aufmerksamkeit !**